

Frank Grassert

Dr.-Ing. Frank Grassert



Forschungsgebiete - Dissertation

Verlustleistungsoptimierte Schaltungstechniken für höchste Geschwindigkeiten

Projekte

- Verlustleistungsarme Informationsverarbeitung (DFG)
- SENEON Sensornetze

Veröffentlichungen

Die Anzahl von Veröffentlichungen: 29

- Sill, F.; Grassert, F.; Cornelius, C.; Timmermann, D.
A Design Tool for Modeling Asynchronous Dynamic Logic
Forschung und wissenschaftliches Rechnen: Beiträge zum Heinz-Billing-Preis 2006, GWGD-Bericht Nr. 72, pp. 71-84, Göttingen, Deutschland, November 2007
- Cornelius, C.; Grassert, F.; Köppe, S.; Timmermann, D.
Deep Submicron Technology: Opportunity or Dead End for Dynamic Circuit Techniques (Folien)
20th Intern. Conference on VLSI Design (VLSI Design), S. 330-335, ISBN: 978-0-7695-2762-8, Bangalore, Indien, Januar 2007
- Thurow, K.; Timmermann, D.; Grassert, F.
Sensornetze im Labor - Drahtlose Überwachung von Laboren der Life Sciences
GIT Labor-Fachzeitschrift 08/2006, S. 676-680, Rostock, Deutschland, August 2006
- Grassert, F.; Reichenbach, F.; Blumenthal, J.; Golatowski, F.; Thurow, K.; Timmermann, D.
Drahtloses Sensornetzwerk - Messen, was los ist
Landesstechnologienzeiger 1/2006, Verlag Koch & Raum Wismar OHG, S. 4-5, Schwerin, Deutschland, April 2006
- Grassert, F.; Sill, F.; Cornelius, C.; Timmermann, D.
Verlustleistungsreduzierung bei dynamischen TSPC-Schaltungstechniken (Folien)
35th GI annual conference: Workshop for the DFG-SPP: VIVA, S. 450, ISBN: 3-88579-396-2, Bonn, Deutschland, September 2005
- Sill, F.; Grassert, F.; Timmermann, D.
Total leakage power optimization with improved Mixed Gates (Folien)
18th Symposium on Integrated Circuits and Systems Design (SBCCI) 2005, S. 154 - 159, ISBN: 1-59593-174-0, Florianopolis, Brasilien, September 2005
- Grassert, F.; Sill, F.; Timmermann, D.
Low Power dynamische Schaltungstechniken und statische Leakage-Reduzierung (Folien)
Abschlusskolloquium des DFG-SPP 'Grundlagen und Verfahren verlustarmer Informationsverarbeitung', Rostock, Deutschland, Februar 2005
- Sill, F.; Grassert, F.; Timmermann, D.
Reducing Leakage with Mixed-Vth (MVT) (Folien)
18th Conference on VLSI Design, S. 874-877, ISBN: 0-7695-2264-5, Kolkata, Indien, Januar 2005
- Sill, F.; Grassert, F.; Timmermann, D.
Low Power Gate-level Design with Mixed-Vth (MVT) Techniques (Folien)
17th Symposium on Integrated Circuits and Systems (SBCCI), S. 278-282, ISBN: 1-58113-947-0, Porto de Galinhas, Brasilien, September 2004
- Handy, M.; Grassert, F.; Timmermann, D.
DCP: A New Data Collection Protocol for Bluetooth-Based Sensor Networks (Folien)
EUROMICRO Symposium on Digital System Design, S. 566-573, ISBN: 0-7695-2203-3, Rennes, Frankreich, August 2004
- Sill, F.; Grassert, F.; Timmermann, D.
Reduzierung des Leistungsverbrauchs in Deep Submicron Designs (Folien)
11. Symposium Maritime Elektrotechnik, Elektronik und Informationstechnik, Rostock, Deutschland, Juni 2004
- Grassert, F.; Timmermann, D.
Verlustleistungsreduzierung bei dynamischen TSPC-Schaltungstechniken (Folien)
5. Kolloquium des DFG-SPP 'Grundlagen und Verfahren verlustarmer Informationsverarbeitung', Hannover, Deutschland, Februar 2004
- Sill, F.; Grassert, F.; Wassatsch, A.; Timmermann, D.
A Design Flow for Asynchronous Dynamic Logic and Standard Synthesis Tools (Folien)
SNUG 2003 (nominated to receive the Technical Committee award for SNUG, Featured Article on Solvnet), Boston, MA, USA, September 2003
- Sill, F.; Grassert, F.; Wassatsch, A.; Timmermann, D.
Design flow zur Entwicklung Geschwindigkeits- und Leistungsoptimierter Schaltungen (Folien)
4. IuK-Tage Mecklenburg-Vorpommern, Rostock, Deutschland, Juni 2003
- Grassert, F.; Sill, F.; Timmermann, D.
Verlustleistungsreduzierung in Datenpfaden (Folien)
4. IuK-Tage Mecklenburg-Vorpommern, Rostock, Deutschland, Juni 2003
- Grassert, F.; Timmermann, D.
Dynamic Single-rail Self-timed Logic Structures for Power Efficient Synchronous Pipelined Designs (Folien)
2003 Great Lakes Symposium on VLSI (GLSVLSI), S. 257 - 260, ISBN: 1-58113-677-3, Washington, USA, April 2003
- Grassert, F.; Timmermann, D.
Dynamic Self-timed Logic Structures (Folien)
6th IEEE Workshop on Design and Diagnostics of Electronic Circuits and Systems, S. 49 - 55, ISBN: 83-7143-557-6, Poznan, Polen, April 2003
- Brackebusch, R.; Müller, S.; Sokomak, G.; Wermke, T.; Grassert, F.; Timmermann, D.
A New Synthesizable Architecture Approach for Verification Environments Applying Transaction-based Methodology
11. E.I.S.-Workshop, S. 57-62, ISBN: 3-8007-2760-9, Erlangen, Deutschland, März 2003
- Grassert, F.; Timmermann, D.
Dynamische Schaltungstechniken für Low-Power Anwendungen
4. Kolloquium des DFG-SPP 'Grundlagen und Verfahren verlustarmer Informationsverarbeitung', Dortmund, Deutschland, Februar 2003
- Grassert, F.; Timmermann, D.
Single-Rail Self-timed Logic Circuits in Synchronous Designs (Folien)
IEEE International Midwest Symposium on Circuits and Systems (MWSCAS'2002), Vol. I, S. 495-498, ISBN: 0-7803-7524-6, Tulsa - Oklahoma, USA, August 2002
- Grassert, F.; Timmermann, D.
Asynchronous Chain True Single Phase Clock Logik (AC-TSPC) (Folien)
3. Schwerpunkt-Kolloquium des DFG Schwerpunktprogramms Grundlagen und Verfahren verlustarmer Informationsverarbeitung (VIVA), S. 136 - 141, ISBN: 3-00-008995-0, Chemnitz, Deutschland, März 2002
- Grassert, F.; Wassatsch, A.; Timmermann, D.
Synthese- und Einsatzmöglichkeiten asynchroner, dynamischer Logiken zur Verlustleistungsreduzierung
14. Mikroelektroniktagung 2001, ÖVE-Schriftenreihe Nr. 26, S. 231-236, ISBN: 3-85133-022-6, Wien, Österreich, Oktober 2001
- Grassert, F.; Timmermann, D.
Integration asynchroner Schaltungsansätze zur Verringerung der Verlustleistung in dynamischen Schaltungstechniken mit Einphasentakt (Folien)
10. Symposium Maritime Elektronik, S. 197-200, Rostock, Deutschland, Juni 2001
- Grassert, F.; Timmermann, D.
Dynamic Single Phase Logic with Self-timed Stages for Power Reduction in Pipeline Circuit Designs (Folien)
IEEE International Symposium on Circuits and Systems (ISCAS'2001), S. IV 144 - 147, ISBN: 0-7803-6685-9, Sydney, Australien, Mai 2001
- Wassatsch, A.; Grassert, F.; Grothmann, M.; Timmermann, D.
Analyse von Synthese-Algorithmen für Pipeline-Strukturen (Folien)
Fachtagung Informationstechnik, Universität Magdeburg, S. 17-22, ISBN: 3-930385-29-5, Magdeburg, Deutschland, Mai 2001
- Flügel, S.; Grassert, F.; Grothmann, M.; Haase, M.; Nimsch, P.; Ploog, H.; Timmermann, D.; Wassatsch, A.
A Design Flow for 1.28 GB/s Triple DES using dynamic logic and standard synthesis tools (Folien)
Synopsys User Group (SNUG) Europe, S. E3.2. 1-8, München, Deutschland, März 2001
- Schmalisch, M.; Ploog, H.; Grassert, F.; Timmermann, D.
Kryptographieprozessor zur Verschlüsselung von ISDN-Daten (Folien)
Embedded Intelligence 2001, S. 267-276, Nürnberg, Deutschland, Februar 2001
- Grassert, F.; Timmermann, D.
TSPC-Schaltungstechniken für niedrige Leistungsaufnahme
Kolloquium des DFG-SPP 'Grundlagen und Verfahren verlustarmer Informationsverarbeitung', München, Deutschland, Januar 2001
- Timmermann, D.; Grassert, F.; Wassatsch, A.
Schaltungstechnik und Architekturen für mobile digitale Signalverarbeitung mit drahtloser Kommunikation bei niedrigster Leistungsaufnahme
Kolloquium des DFG-SPP 'Grundlagen und Verfahren verlustarmer Informationsverarbeitung', Hamburg, Deutschland, November 1999

Suchbegriff...



Mitarbersuche...



Kontakt

Besucher:
Fakultät für Informatik und
Elektrotechnik
Institut für Angewandte
Mikroelektronik und Datentechnik
Haus 1, Raum 1207 (Sekretariat)
Richard Wagner Str. 31
18 119 Rostock-Warmünde
Tel.: +49 381 498 7251
Fax: +49 381 498 118 7251
Email
Postanschrift:
Universität Rostock
Institut für Angewandte
Mikroelektronik und Datentechnik
18051 Rostock

Schnelleinstieg

[Publikationen](#)

[Anfahrt](#)

[Kontakt](#)

[Laborpraktikum](#)

[Lehrangebot](#)

[Highlights](#)

[Projekte](#)